

模数转换芯片 CS1180 的应用技巧

深圳芯海科技有限公司 张 会

【摘 要】 本文简单介绍了深圳芯海科技有限公司开发制造的 CS1180 型 ADC 集成电路，解答了几个应用方面的实际问题，对更好的利用该芯片制造衡器仪表提供了有益的参考。

【关键词】 模数转换芯片 CS1180

CS1180 是深圳芯海科技有限公司开发的一款基于 $\Sigma-\Delta$ 原理的模数转换芯片。具有 24 位的无失码转换位数和 20 位的有效分辨率，1~128 倍可编程放大器，可进行自校准和外部校准，通过寄存器设置控制参数。CS1180 具有 SSOP-16 小尺寸封装，价格低、性价比高等特点，特别适合在衡器的称重仪表、称重传感器、数字式接线盒等重要部件中应用。

对于一个适合于在衡器部件中进行模数转换的应用系统，其性能的好与差并不仅仅依赖于模数转换芯片的性能，整体结构、外围电路及其元器件、控制参数的选择、软件算法等等也不同程度地影响着整个应用系统的性能。本文重点介绍几点可以发挥 CS1180 特点的应用经验，供大家参考。

一、CS1180 芯片简介

1、管脚的排列与作用

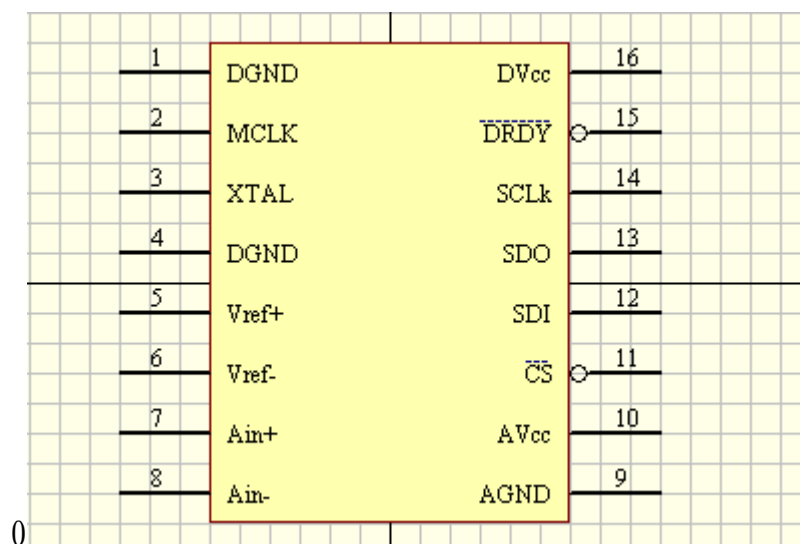


图 1 CS1180 的管脚排列

图一示出了 CS1180 的管脚排列，各管脚作用见表一。

2、主要内部单元

(1) 增益可编程放大器：CS1180 含有一个可通过向寄存器写入控制参数来改变增益的可编程放大器，最大增益可达到 128 倍。

表 1 各管脚的作用

管脚	作用	管脚	作用
1	数字电路接“地”端（简称“数字地”）	9	模拟电路接“地”端（简称“模拟地”）
2	主时钟输入端，外接晶体振荡器或作为外接时钟的输入端	10	模拟电路电源输入端（简称“模拟电源”）
3	晶振驱动端，外接晶体振荡器，外接时钟时需悬空	11	“片选”控制输入端，低电平有效
4	数字电路接地端，与 1 脚相接成环状起一定的信号隔离作用	12	串行数据输入端
5	模拟参考电压高电位输入端（轨-轨）	13	串行数据输出端
6	模拟参考电压低电位输入端（轨-轨）	14	串行数据同步脉冲输入端
7	模拟信号输入端（+）（轨-轨）	15	“数据准备就绪”信号输出端，低电平有效
8	模拟信号输入端（-）（轨-轨）	16	数字电路电源输入端（简称“数字电源”）

(2) 模拟参考电压：用来限定模拟信号的量程范围，即模拟信号的最大量程为 $(V_{ref+} - V_{ref-}) / PGA / 2^{RAN}$ （左式中 PGA 为放大器增益，RAN 见本节第 5 段）。

(3) 时钟单元：CS1180 内部有时钟电路，外接晶体振荡器后即可提供时钟脉冲，CS1180 也可由外部时钟电路提供时钟脉冲，这时需要由 MCLK 脚输入。CS1180 允许的时钟频率范围为 1~10 MHz。

(4) 串行总线接口（SPI）：CS1180 与外部控制器的通讯是由标准的四线串行总线接口（SPI）完成的，该接口的四各信号分别是

—— 片选信号（CS）：用来选通接口，由外部控制器控制，低电平有效，在通讯器件必须始终维持低电平，否则数据传输将被中止。在没有选通要求时，也可将该信号接“地”，使接口始终处于工作状态。

—— 串行时钟（SCLK）：传输数据时的数据同步脉冲信号，由外部控制器发出。

—— 串口数据输入端（SDI）：数据出现在该引脚后由 SCLK 上升沿采样读入。

—— 串口数据输出端（SDO）：数据在 SCLK 下降沿时出现在该引脚。三态输出，接上拉电阻时可与 SDI 端接在一起，以减少外部控制器的端口占用。

另外，CS1180 配有一个“数据准备就绪（DRDY）”信号与串口配合，当内部转换数据更新后，

(6) 数据寄存器: CS1180 有九个八位寄存器分成三组分别存放失调误差修正值、增益误差修正系数和模数转换数据, 各数据结构见表三。

表 3 数据寄存器与误差修正值寄存器

分组	地址	D7	D6	D5	D4	D3	D2	D1	D0	复位
失调误差	07H	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0	00H
	08H	2^{15}	2^{14}	2^{13}	2^{12}	2^{11}	2^{10}	2^9	2^8	00H
	09H	2^{23}	2^{22}	2^{21}	2^{20}	2^{19}	2^{18}	2^{17}	2^{16}	00H
增益误差	0AH	2^7	2^6	2^5	2^4	2^3	2^2	2^1	2^0	59H
	0BH	2^{15}	2^{14}	2^{13}	2^{12}	2^{11}	2^{10}	2^9	2^8	55H
	0CH	2^{23}	2^{22}	2^{21}	2^{20}	2^{19}	2^{18}	2^{17}	2^{16}	55H
ADC 数据	0DH	2^{19}	2^{18}	2^{17}	2^{16}	2^{15}	2^{14}	2^{13}	2^{12}	00H
	0EH	2^{11}	2^{10}	2^9	2^8	2^7	2^6	2^5	2^4	00H
	0FH	2^3	2^2	2^1	2^0					00H

3、指令

CS1180 共有十一条指令, 其结构见表四。

表 4 指令结构

名称	操作码	操作数	字节	功能
RDATA	0000 0001 (01H)		1	读 ADC 数据
RREG	0001 rrrr (1XH)	XXXX nnnn	2	读地址为 r, 长度为 n+1 的寄存器值
WREG	0101 rrrr (5XH)	XXXX nnnn	2	向寄存器 r 写长度为 n+1 的数据
CALSELF	1111 0000 (F0H)		1	用片内信号校准失调误差和增益误差
OCALSELF	1111 0001 (F1H)		1	用片内信号校准失调误差
GCALSELF	1111 0010 (F2H)		1	用片内信号校准增益误差
OCALSYS	1111 0011 (F3H)		1	用外接信号校准失调误差
GCALSYS	1111 0100 (F4H)		1	用外接信号校准增益误差
WAKEUP	1111 1011 (FBH)		1	将芯片从睡眠模式中唤醒
SLEEP	1111 1101 (FDH)		1	进入睡眠模式
RESET	1111 1110 (FEH)		1	芯片复位

二、提高性能的几个应用经验

CS1180 是一种性能与控制寄存器的控制参数有密切关系的芯片, 通常在进行测量前都需要针对测量要求、信号特点、外部电路等因素向控制寄存器写入适当的参数 (又称编程), 以得到相对更好一些的整体性能, 下面向大家介绍主要的编程参数设置和软件结构方面的经验以及印制板布板注

意事项供参考。

1、主时钟及其频率

一是电路接法的选择,CS1180 的时钟脉冲即可以利用晶振由芯片自行产生,也可以由外部提供。具体应用时,绝大多数情况是 CS1180 与单片机同用,这时利用单片机提供时钟脉冲,比两芯片单独接各自的晶振产生的电磁干扰可能要小些,具体电路接法有:①CS1180 的 MCLK 接单片机振荡器输出端,适合于要求单片机以较低频率工作的电路;②如果单片机恰好是标准的 MCS-51 系列机,那么正好可利用 ALE 端向 CS1180 提供时钟,适合于要求单片机以较高频率、CS1180 以较低频率工作的电路;③如果有空闲的输出端口和定时器,也可由定时器产生脉冲并由端口输出。

二是频率的选择,要结合 DR1、DR0 的取值,考虑的因素主要有:①是否需要 50Hz (或 60Hz) 工频干扰进行抑制,需要时就必须使陷波频率或其整数倍频率等于 50Hz (见表二)。②数据输出速率和有效位数,一般来讲主频高、数据输出速率高、有效位数少,反之亦然。因此需要在两者之间做出取舍,表五给出两者之间的大致关系。例如,如果无需考虑 50Hz 陷波,对于自动衡器用仪表,选择 9.8304MHz 的主频,数据输出速率较高,有利于动态控制,但相应的有效位数只有 17 位或稍多一点。对于非自动衡器用仪表,无需高的数据输出速率,选择低一些的主频可得到较多的有效位数,典型应用是选择 2.4576MHz。

表 5 数据输出速率与有效位数

数据输出速率 (Hz)	60	30	15	7.5	3.75
有效位数 (Bit)	17	18	18.5	19	19.5

2、模拟电路偏置电流 (ISET1-ISET0)

偏置电流大,模拟电路的频率响应要好一些,就允许工作于较高的频率,建议当使用 9.8304MHz 的时钟时选 15 μ A 电流,4.9152MHz 时钟对应 12.5 μ A,2.4576MHz 时钟对应 10 μ A 电流。

3、量程范围 (RAN)

这个量程范围是指 ADC 部分的输入信号范围,折算到引脚 Ain 正负端还要除以放大器增益。量程范围的大小等于接入引脚 Vref 正负端的模拟参考电压:通常将 RAN 位置 0, Vref+接 Avcc, Vref-接模拟地。作为衡器仪表,许多情况下希望得到较小的满量程输入信号,例如 10mV,是否可以用减小 Vref 的办法来得到小的量程呢?一般不推荐用这种接法,一是因为降低参考电压需增加分压电路,且分压电路的稳定性能直接影响量程的稳定性能;二是降低参考电压会引起输出数据有效位数的减少:参考电压每降低二分之一,有效位数要减少一位。

4、转换极性 (U/B)

按输入信号的方向,CS1180 既可以工作于双极性,也可以工作于单极性。工作于双极性时,输入端 Ain+ (七脚) 的输入信号电平高于 Ain- (八脚) 时为正向,输出数据为正数,是用原码表示的;输入端 Ain+ (七脚) 的输入信号电平低于 Ain- (八脚) 时为负向,输出数据为负数,是用补

码表示的。工作于单极性时，只允许输入正向信号，只能输出原码表示的正数。另外，双极性时输出数据的范围是 0x800000H~0x7FFFFH (-524288~+524288)，单极性时输出数据的范围是 0x0H~0xFFFFFH (0~1048576)，对大小相同的正信号，单极性的输出数据量恰好是双极性时的两倍。对于衡器仪表，一般不需要双极性输入，如果设置成双极性，将有二分之一的转换数据不能得到利用。将转换极性设置成单极性后，得到的数据量就能增加一倍，相当于将分辨力提高了一倍。

5、程序的运行周期应与 ADC 的转换速率相一致

称重仪表的程序大都在结尾处用一条跳转语句折返到程序的起始处，首尾相接形成大循环，使用 CS1180 芯片，能方便的使执行循环程序的周期要与 ADC 的转换周期相一致，其优点是所处理的数据总是刚被刷新的。有两种方法供选择：一是将 CS1180 的 DRDY 引脚接到单片机的外部中断引脚上，使程序执行到结尾处时进入空闲，由 DRDY 引起中断将单片机唤醒，折返到程序的起始处正好可收到新的数据。二是在程序结尾处对接入 DRDY 信号的引脚进行往复的查询，这样就会在该点形成“死循环”，只有 DRDY 由 1 变 0 时才允许程序由死循环中跳出折返到程序的起始处。需注意这两种方法都是以 ADC 的转换周期略长于程序执行周期为正常运行的先决条件。所以对程序执行时间做出较准确的估计，然后通过 DR 位的设置满足所需条件。

6、印制电路板布板注意事项

由于测量的是微小信号，所以不恰当的布板，例如数字信号线与模拟信号线平行和靠近、接地线过细、器件布局不合理等，都可能使整体性能下降。对于 CS1180 芯片，其引脚的排列是便于合理布板的，布板时注意的事项有：

1) 模拟器件及其外围元件与数字器件应分开排列，两类元器件之间的距离应适当加大。如果应用系统中使用了标准的 51 系列单片机，建议将 CS1180 安排在其 1-4 脚 (P1.0-P1.3) 附近。在绘制板图时完全利用绘图软件的自动布线功能往往达不到合理的效果，因此需要手动布线与自动布线相结合。

2) CS1180 的模拟信号输入引脚至输入插座引脚的距离应尽量接近，两者之间的引线应走捷径，应穿过滤波电容的焊盘，尽量不安排过孔，宽度以 0.5mm 为宜。

3) 模拟地与数字地要截然分开，并覆盖各自范围内的所有空闲处 (双面)，两地之间只能有一点相连。

4) 时钟引脚产生的电磁干扰最大，因此要充分利用两个数字地引脚 1、4 的屏蔽作用：将引脚 1、4 连接成包围时钟器件及其引线、引脚的环状，以减少辐射。

三、结 尾

该芯片在我公司制造的 DM 系列数字传感器上得到了应用。由于篇幅有限，我们制作的应用系统数量有限，我们的实践水平有限，本文不能解答所有的应用问题，请大家多多包涵。我们希望通过广泛的应用，密切的交流，不但能解决应用问题，还能通过总结取得改进芯片性能的方法，设计出性能更优良、嵌入更方便、价格更低廉、应用更广泛的芯片，为衡器、仪表提供更好的产品。